**19-20 数逻 Final**

一、填空：

1. 2020.8125（10）的2、8、16、BCD进制转换

2. -112的signed-magnitude及其反码、补码

3. binary code 到7-segment 要用\_\_\_\_\_\_，如果“7”的LED要亮那么？记不清了

4. 还是七段数码管，给了一个八位二进制数，问RAM引脚G(非）G2A（非）G2B的码和输入A2A1A0的码

5.给了一个multiplexer求F的output equantion

6.求一个布尔函数的dual expression和complement expression以及SOM形式

7.

8.verilog里什么数据类型是connection，什么数据类型可以存储

二、选择

根据真值表选择逻辑门

求GN

PLA的AND和OR是fixed还是programmable

处于CLEAR状态的负边沿JK触发器怎么才能改变状态

最后一题是给个时序电路图求maximum frequency

三、verilog and 卡诺图

1.根据逻辑图对verilog程序填空

2.用布尔代数的运算定律化简布尔函数

3.根据SOM画卡诺图，label the prime implicants and essential prime implicants and the corresponding AND forms

写出最后得到的F的SOP和POS形式

四、analyse circuits

1.根据逻辑电路图求F（标准形式）

2.根据control signal的不同值求寄存器R1的LOAD值和相应的功能

五、circuit design

1.设计一个乘法器，乘数和被乘数都是2bits，画出真值表、布尔函数和电路图

2.根据波形图用D触发器设计一个时序电路，要分频，画出状态表、状态图、次态方程、输出方程和电路图

如果这个电路要用于commercial airliner，要用哪种方式改进unused states；justify it。

**18-19 数逻 Final**

填空题：

1道十进制小数转化2，8，16进制数据

\_\_\_\_是触发器中在下一时钟周期前需要让数据保持稳定的时间

选择题：

忘了

倒数第二部分（小分值的大题？）：

1.给了一个verilog的程序要求画出logic diagram

2.给了一个电路图要求分析函数（真值表+卡诺图+函数用SOP写就行）

大题：

1.大题第一题：

四个寄存器相互之间有转化，然后有K1K0两个输入控制，每个寄存器有load和IOCTRL两个引脚来控制（IOCTRL为0，读取数据，否则为写入数据）

要求写出各个寄存器的load和IOctrl的函数内容

1.大题倒数第二题：

倒数第二道大题是设计全减器，就是设计一个一位全减器（输入是减数和被减数还有借位，输出是当前位数的数字和向前的借位）

2.大题最后一题：

用两个D触发器制作一个运行状态为00，01，10，11的计数器（应该是计数器），用一个输入控制，x\_in为1时正常计数，否则保持，然后要求写出状态表，电路图，下一状态的函数、Input equation、状态图

感想：

数逻考的都是基础点，可惜我昨晚才学会数逻，学弟学妹们一定要好好学，平时多做笔记多复习